

KONVERSI RANGKAIAN NAND MULTILEVEL DENGAN BENTUK AND, OR, NOT DALAM MENGHASILKAN PERSAMAAN LOGIKA

^{1*}Helmi Fauzi Siregar, ²Muhammad Yasin S, ³Adi Widarma

^{1,2,3}Program Studi Teknik Informatika Fakultas Teknik Universitas Asahan

e-mail: ¹fauzi.helmi.hf@gmail.com, ²muhammadyasins@gmail.com, ³adiwidarma10@gmail.com

ABSTRAK

Dalam mempelajari rangkaian digital, khususnya pada materi gerbang logika pada sistem digital ada sebuah Rangkaian Gerbang NAND Multilevel yang dapat dikonversi ke Rangkaian Gerbang AND, OR, NOT. Pada konversi Rangkaian kombinasi tersebut dapat dilakukan dengan 2 (dua) cara, yaitu Melalui penyelesaian persamaan logika/boolean dan langsung dari gambar padanan. Gerbang NAND ini disebut juga Rangkaian Multilevel yang artinya dengan mengimplementasikan Gerbang NAND, akan ada banyak level / tingkatan mulai dari sisi input sampai dengan sisi output. Pada penelitian ini fokus pembahasan pada proses konversi dari Rangkaian Gerbang NAND Multilevel ke bentuk Gerbang AND, OR, NOT. Dengan ini penelitian akan membuat konversi dengan Rangkaian Gerbang AND, OR, NOT dalam menghasilkan persamaan logika.

Kata Kunci : Gerbang NAND, Konversi, AND, OR, NOT.

ABSTRACT

In studying digital circuits, especially on logic gate material in digital systems, there is a Multilevel NAND Gate Circuit that can be converted to AND, OR, NOT Gate Circuits. The conversion of the combination circuit can be done in 2 (two) ways, namely through solving logical/boolean equations and directly from the equivalent image. This NAND Gate is also called a Multilevel Circuit which means that by implementing a NAND Gate, there will be many levels / levels starting from the input side to the output side. In this study, the focus of the discussion is on the conversion process of the Multilevel NAND Gate Circuit to the AND, OR, NOT Gate form. With this research will make conversions with AND, OR, NOT Gate Circuits in producing logical equations.

Keywords : NAND Gate, Conversion, AND, OR, NOT.

I. PENDAHULUAN

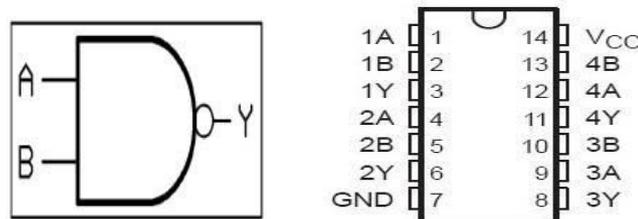
Elektronika dan Sistem Digital adalah matakuliah yang ada di Program Studi Teknik Informatika Universitas Asahan. Pada rangkaian digital dipelajari tentang karakteristik Gerbang Logika. Dimana Gerbang Logika itu sendiri terdiri dari tujuh bagian, yaitu AND, OR, NOT, NAND, NOR, Ex-OR, dan Ex-NOR. Pada gerbang logika ada dua gerbang yang dikenal gerbang Multilevel yaitu gerbang NAND dan NOR. Gerbang Multilevel inilah yang dapat dijadikan sebagai gerbang untuk melakukan konversi dengan rangkaian kombinasi AND, OR, NOT.

Konversi Rangkaian Gerbang NAND Multilevel ke dalam rangkaian gerbang AND, OR, NOT berdasarkan referensi-referensi yang didapat ada dua cara, yaitu Melalui penyelesaian persamaan logika/boolean dan langsung dari gambar padanan.

Penulis ingin membahas pada penelitian ini, yaitu pada rangkaian Gerbang *NAND* Multilevel yang mengidentifikasi dari suatu persamaan logika dapat dikonversikan ke dalam rangkaian kombinasi *AND*, *OR*, *NOT* saja untuk menghasilkan persamaan logika dan *output* yang sama. Dimana rangkaian kombinasi nanti akan diberikan input 3(tiga) input bit dan menghasilkan output yang sama. Penulis ingin menyajikan pada penelitian ini dalam bentuk pengujiannya dalam mengidentifikasi suatu persamaan logika yang sama dan menghasilkan *output* yang sama. Kemudian yang ingin penulis ungkap pada penelitian ini adalah bahwa Rangkaian *NAND* Multilevel tersebut dapat dirubah dengan Rangkaian Gerbang *AND*, *OR*, *NOT* saja.

Dari permasalahan diatas, maka penulis mengambil sebuah judul penelitian yaitu **“Konversi Rangkaian *NAND* Multilevel Dengan Bentuk *AND*, *OR*, *NOT* Dalam Menghasilkan Persamaan Logika”**.

Gerbang *NAND* merupakan gerbang *AND* yang outputnya gerbang *NOT*, digunakan untuk menghasilkan logika 0 jika semua masukan berlogika 1, jika tidak maka output yang dihasilkan akan berlogika 1. Simbol dan tabel kebenaran dari gerbang logika *NAND* dapat dilihat berikut ini (Helmi Fauzi Siregar, Ikhsan Parinduri, 2017).

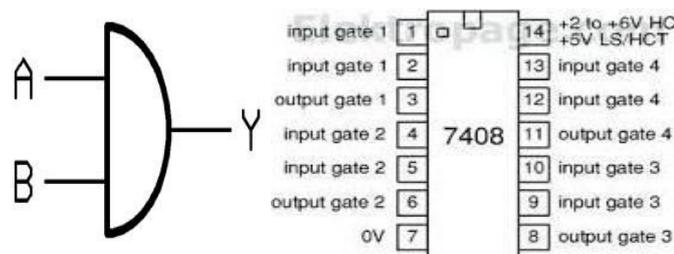


Gambar 1. Simbol Gerbang Logika *NAND*

Tabel 1. Tabel Kebenaran Gerbang *NAND*

Input		Output
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Gerbang *AND* atau dapat pula disebut *gate AND*, adalah suatu rangkaian logika yang mempunyai beberapa jalan masuk (*input*) dan hanya mempunyai satu jalan keluar (*output*) Gerbang *AND* mempunyai dua atau lebih dari dua. Dalam gerbang sukan *AND*, untuk menghasilkan sinyal keluaran tinggi maka semua sinyal masukan harus bernilai tinggi (Ikhsan Parinduri, Siti Nurhabibah Hutagalung, 2018).

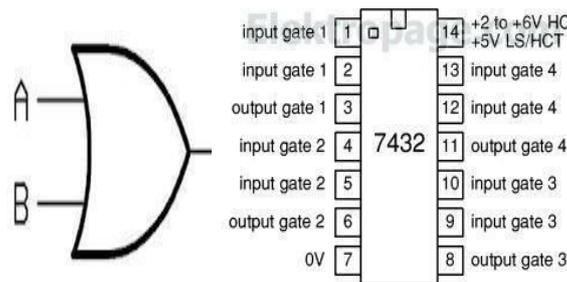


Gambar 2. Simbol Gerbang Logika *AND*

Tabel 2. Tabel Kebenaran Gerbang AND

Input		Output
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Gerbang OR merupakan salah satu gerbang logika dasar yang memiliki 2 buah saluran masukan (input) atau lebih dan sebuah saluran keluaran (output). Berapapun jumlah saluran masukan yang dimiliki oleh sebuah gerbang OR, maka tetap memiliki prinsip kerja yang sama dimana kondisi keluarannya akan berlogic 1 bila salah satu atau semua saluran masukannya berlogic 1. Selain itu output berlogic 0. Simbol gerbang logika OR 2 input adalah (Abdul Karim Syahbani, *et al*, 2018) :

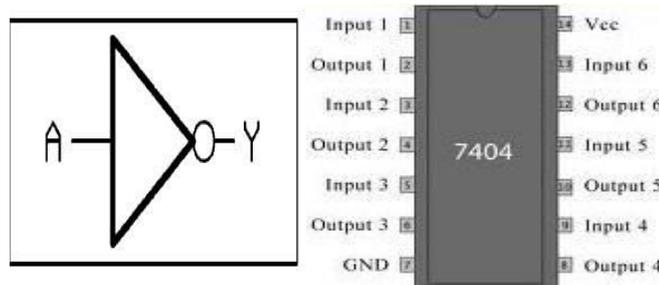


Gambar 3. Simbol Gerbang Logika OR

Tabel 3. Tabel Kebenaran Gerbang OR

Input		Output
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

Gerbang NOT sering juga disebut sebagai rangkaian inventer (pembalik). Tugas rangkaian NOT (pembalik) ialah memberikan suatu keluaran yang tidak sama dengan masukan. Simbol logika untuk pembalik (inverter, rangkaian NOT) diperlihatkan pada gambar berikut (Yekto Priyandhani, Popy Meilina, 2021) :

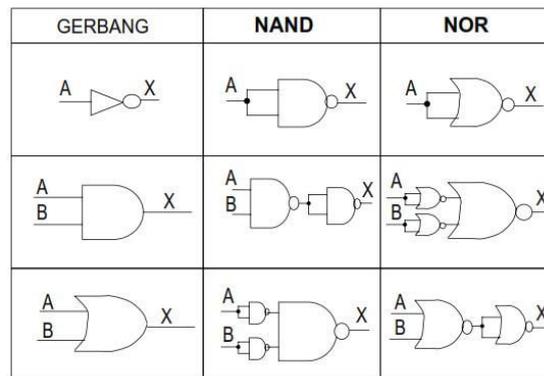


Gambar 4. Simbol Gerbang Logika NOT

Tabel 4. Tabel Kebenaran Gerbang NOT

Input		Output
A		Y
0		1
1		1
1	1	1

Pada konversi rangkaian NAND ini ke rangkaian AND, OR, NOT, diambil dari gambar padanan gerbang berikut ini (Helmi Fauzi Siregar, Muhammad Dedi Irawan, 2019) :



Gambar 5. Padanan Gambar Gerbang Logika

Electronics Workbench (EWB) merupakan salah satu program simulasi untuk sirkuit elektronik yang digunakan untuk merancang dan menganalisis rangkaian, baik rangkaian analog maupun digital dasar tanpa menggunakan papan percobaan. EWB (*Electronic WorkBench*) adalah salah satu jenis *software* elektronika yang digunakan untuk melakukan simulasi terhadap cara kerja dari suatu rangkaian listrik. Perlunya simulasi rangkaian listrik adalah untuk menguji apakah rangkaian listrik itu dapat berjalan dengan baik dan sesuai dengan pendekatan teori yang digunakan pada buku-buku elektronika, tanpa harus membuat rangkaian listrik itu secara nyata. Penggunaan EWB haruslah didukung oleh pengetahuan dasar tentang elektronika. Tanpa pengetahuan dasar elektronika yang memadai seperti cara pemakaian alat ukur (osiloskop, multimeter dan lain sebagainya), tentu saja akan lebih sukar untuk memahami cara kerja dari *software* ini. *Software* ini menggunakan sistem GUI (*Graphic User Interface*) seperti halnya *Windows* sehingga pemakai *software* yang sudah memahami pengetahuan dasar elektronika akan mudah menguasai penggunaan *software* ini. *Software* EWB yang beredar di Indonesia adalah kebanyakan *software* bajakan (telah di-*crack*) oleh *cracker*, usahakan jangan menggunakan *software* bajakan untuk menyelesaikan proyek besar yang berhubungan dengan lisensi penggunaan *software*. Keuntungan menggunakan EWB dalam melakukan simulasi rangkaian elektronika diantaranya: (1) tidak perlu membutuhkan banyak waktu dan biaya untuk membeli komponen-komponen elektronika yang diperlukan untuk kegiatan pratikum; (2) dalam penggunaannya *software* EWB sangat mudah dan praktis, komponen-komponen elektronika ditampilkan pada *workspace* berupa simbol dan diklasifikasikan sesuai dengan jenis komponen-komponen tersebut; (3) tidak diperlukan lagi kemampuan dan keterampilan seperti halnya merancang rangkaian sebenarnya yaitu menyolder,

menyambung, memasang komponen secara mekanis sehingga dapat mempersingkat waktu (Siti Nurhabibah Hutagalung, *et al*, 2020).

II. METODOLOGI PENELITIAN

Metode Penelitian yang digunakan adalah :

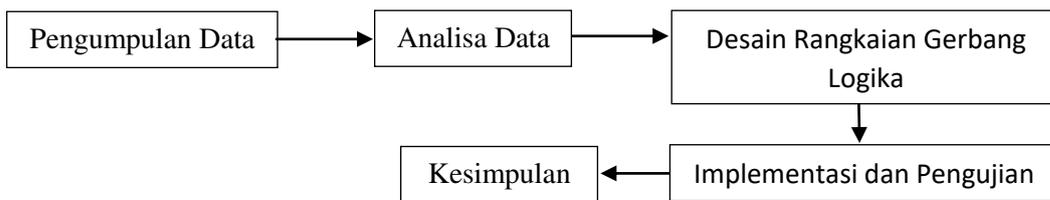
1. Metode *Deskriptif*

Pada metode ini data yang ada dikumpulkan, disusun, dikelompokkan, dianalisa sehingga diperoleh beberapa gambaran yang jelas pada masalah penelitian tersebut.

2. Metode *Komperatif*

Pada metode ini penganalisaan di lakukan dengan cara membandingkan teori dan praktek sehingga diperoleh gambaran yang jelas tentang persamaan dan perbedaan diantara keduanya.

Adapun kerangka kerja dari penelitian ini dapat dilihat pada gambar 6.0 berikut:



Gambar 6. Diagram Blok Kerangka Kerja Penelitian

III. HASIL DAN PEMBAHASAN

Konversi rangkaian dapat dilakukan dengan 2 (dua) cara, yaitu :

1. Melalui persamaan logika / Boolean
2. Langsung dari gambar padanan.

Dalam hal ini konversi yang dilakukan dengan cara yang pertama, yakni dengan persamaan logika / Boolean. Dimana melalui persamaan logika jika dilakukan konversi maka implementasinya menggunakan aturan Teorema De Morgan dan aturan Boolean, yaitu :

Tabel 5. Aturan-aturan Boolean

1	Identitas	$X + 0 = X$	$X \cdot 1 = X$
2	Komplemen	$X + X' = 1$	$X \cdot X' = 0$
3		$X + X = X$	$X \cdot X = X$
4		$X + 1 = 1$	$X \cdot 0 = 0$
5	Involution	$(X')' = X$	
6	Commutative	$X + Y = Y + X$	$X \cdot Y = Y \cdot X$
7	Associative	$X + (Y + Z) = (X + Y) + Z$	$X \cdot (Y \cdot Z) = (X \cdot Y) \cdot Z$
8	Distributive	$X \cdot (Y + Z) = (X \cdot Y) + (X \cdot Z)$	$X + (Y \cdot Z) = (X + Y) \cdot (X + Z)$
9	De Morgan	$(X + Y)' = X' \cdot Y'$	$(X \cdot Y)' = X' + Y'$
10	Absorption	$X + X \cdot Y = X$	$X \cdot (X + Y) = X$

Diketahui sebuah persamaan tersebut hanya dengan gerbang NAND saja, yaitu :

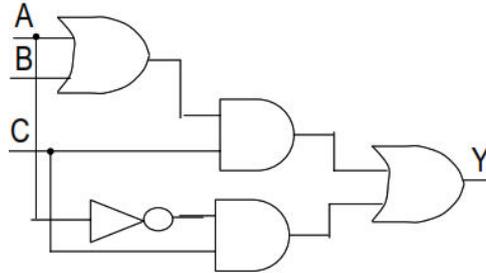
$$Y = (A+B) C + \overline{AC}$$

$$= \overline{\overline{AC}} + \overline{BC} + \overline{AC} \quad \leftarrow \text{Uraikan berdasarkan hukum Boolean}$$

$$= \overline{AC} + \overline{BC} + \overline{AC} \quad \leftarrow \text{Double bar-kan seluruh persamaan}$$

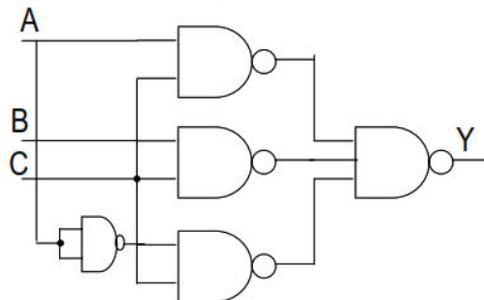
$$= \overline{AC} \cdot \overline{BC} \cdot \overline{AC} \quad \leftarrow \text{Selesaikan dengan De Morgan untuk bar dibawah}$$

Dari persamaan diatas, maka dapat dibentuk Rangkaian Asal :



Gambar 7. Rangkaian Asal

Sedangkan Rangkaian sudah dikonversikan ke Rangkaian Gerbang NAND didapatkan dari persamaan hasil akhir yang telah diuraikan, yakni :



Gambar 8. Rangkaian Konversi Dengan Gerbang NAND

Dari gambar tersebut diatas, apabila diinputkan dengan 3-input Bilangan Biner adalah sebagai berikut :

Tabel 6. Kebenaran 3-Input

INPUT			OUTPUT
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

IV. KESIMPULAN

1. Konversi yang dihasilkan dari penelitian ini dapat dipergunakan sebagai simulasi pembelajaran sistem digital dalam memahami rangkaian multilevel *NAND*.
2. Konversi yang dihasilkan dapat memberikan hasil *output* rangkaian asal yang dibentuk dari rangkaian Gerbang *AND*, *OR*, *NOT* dengan rangkaian konversi yang dibentuk dari Rangkaian Gerbang *NAND*.
3. Konversi yang dibuat ini dapat memberikan pengetahuan kepada mahasiswa bahwa membuat rangkaian multilevel tersebut dapat dengan mudah diimplementasikan.

DAFTAR PUSTAKA

- Mathius Nugroho. 2015. Rangkaian Adder Dengan Seven Segment. Skripsi. Fakultas Teknologi Industri Universitas Internasional, Batam
- Muhammad Irmansyah. 2009. Gerbang Logika Berbasis Programmable Logic Device (PLD). *Elektron*. Vol. 1, No. 1. 75-81.
- Kurniawan, Fredly. 2005. *Jurnal Sistem Digital Konsep Dam Aplikasi Volume 3*. Yogyakarta: Gava Media
- Abdul Jabar. (2011). "Pemodelan dan Simulasi Dinamis Pendeteksi Dini Gempa Pada Gedung ". Universitas Putra Indonesia YPTK Padang : Tesis M.Kom.
- Law, A. and Kelton W., 2000, "Simulation Modelling and Analysis", 3rd, Mc Graw-Hill.
- Tocci R.J., et al. (2007). "Digital Systems Principles And Applications", 10^{ed}, Pearson Prentice Hall.
- Martin Fowler. (2005). "UML Distilled." 3th. Ed. A Brief Guide to the Standard Object Modelling Language : Andi. 151-160.
- Muhsin. 2004. *Elektronika Digital Teori & Soal Penyelesaian*. Yogyakarta : Graha Ilmu.